

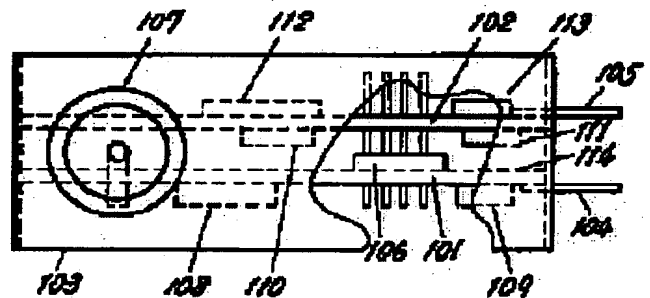
## HIGH-FREQUENCY APPARATUS

**Patent number:** JP9097993  
**Publication date:** 1997-04-08  
**Inventor:** FUJISHIMA AKIRA; YASUDA MASAKATSU; NAKAJIMA YOSHIHIRO; HIRANO YASUHIRO  
**Applicant:** MATSUSHITA ELECTRIC IND CO LTD  
**Classification:**  
 - **International:** H05K9/00; H04B1/08  
 - **European:**  
**Application number:** JP19950253203 19950929  
**Priority number(s):**

### Abstract of JP9097993

**PROBLEM TO BE SOLVED:** To increase the degree of freedoms of a master board and to reduce the size by providing first and second boards having substantially the same size and independent functions substantially in parallel, and forming the opposed surface side of the first board to the second board as an earth pattern.

**SOLUTION:** A first board 101 and a second board 102 are disposed substantially in parallel, formed substantially in the same size, and have independent functions. The board 101 places circuit blocks 108, 108 on the print pattern of the one surface, and uses the print pattern of the other surface mainly as an earth surface 114. The board 102 mounts circuit blocks 112, 113 on the print pattern of the one surface, and mounts circuit blocks 110, 111 on the print pattern of the other surface. The surface 114 of the board 101 is opposed to the mounting surface of the blocks 110, 111 of the board 102.



(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 5 K 9/00			H 0 5 K 9/00	R
H 0 4 B 1/08			H 0 4 B 1/08	Z

審査請求 未請求 請求項の数15 O L (全 11 頁)

(21) 出願番号 特願平7-253203

(22) 出願日 平成7年(1995)9月29日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 藤島 明

大阪府門真市大字門真1006番地 松下電器産業株式会社内

(72) 発明者 安田 雅克

大阪府門真市大字門真1006番地 松下電器産業株式会社内

(72) 発明者 中島 吉啓

大阪府門真市大字門真1006番地 松下電器産業株式会社内

(74) 代理人 弁理士 滝本 智之 (外1名)

最終頁に続く

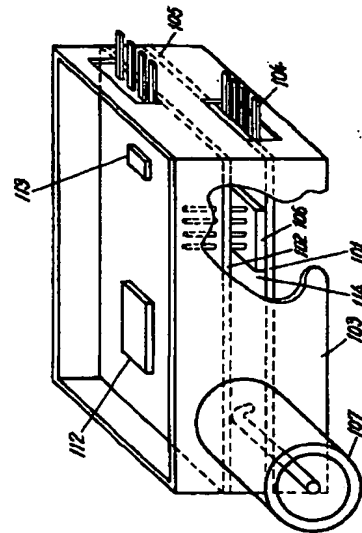
(54) 【発明の名称】 高周波装置

(57) 【要約】

【目的】 複数の独立した回路機能を有する小型化された高周波装置に関するものである。

【構成】 略同一寸法を有するとともに各々独立した機能を有する第1の基板部101と第2の基板部102とを金属製の筐体103内に略平行に設け、前記第1の基板部101と前記第2の基板部102は各々独立した入出力端子104、105を有するとともに、前記第1の基板部101と前記第2の基板部側102と対向する対向面側はアースパターン114とした構成としたものである。

- 101 第1の基板部
- 102 第2の基板部
- 103 筐体
- 104,105 入出力端子
- 106 コネクタ
- 107 同軸コネクタ
- 112,113 回路アロップ
- 114 アース面



1

## 【特許請求の範囲】

【請求項1】 略同一寸法を有するとともに各々独立した機能を有する第1の基板部と第2の基板部とを金属製の筐体内に略平行に設け、前記第1の基板部と前記第2の基板部は各々独立した入出力端子を有するとともに、前記第1の基板部の前記第2の基板部側と対向する対向面側はアースパターンとした高周波装置。

【請求項2】 第1の基板部と第2の基板部とは夫々別体の筐体の実装され、この別体の筐体は着脱自在な連結部で連結された請求項1記載の高周波装置。

【請求項3】 第1の基板部と第2の基板部とを連結するコネクタを前記第1の基板部を実装する第1の基板部または前記第2の基板部を実装する第2の基板部の少なくとも一方に植設した請求項1または請求項2記載の高周波装置。

【請求項4】 連結部は第1の筐体から延在した延在部と、この延在部に嵌合する第2の筐体に設けられた孔とで構成された請求項2記載の高周波装置。

【請求項5】 連結部は第1の筐体から延在した延在部と、この延在部に嵌合する第2の筐体に設けられた凹部とで構成された請求項2記載の高周波装置。

【請求項6】 第1の同軸コネクタと第2の同軸コネクタとを筐体側面に設け、各々の同軸コネクタの心線部を各々第1の基板部と第2の基板部の入力端子に接続された請求項1記載の高周波装置。

【請求項7】 同軸コネクタを筐体平面部に設け、この同軸コネクタの心線部は第1の基板部を貫通して第2の基板部に接続された請求項1あるいは請求項2記載の高周波装置。

【請求項8】 同軸コネクタを筐体平面部に複数個設けた請求項7記載の高周波装置。

【請求項9】 第1の基板部は、高周波信号の入力端子と、この入力端子に接続された広帯域増幅回路と、この広帯域増幅回路の出力に一方の入力が接続された混合回路と、この混合回路の出力に接続された中間周波数増幅回路と、この中間周波数増幅回路の出力に接続された出力コネクタと、制御信号入力端子に接続されたPLL回路と、このPLL回路に接続された発振回路と、この発振回路の出力が前記混合回路の他方の入力に接続されるとともに、前記第2の基板部は、前記出力コネクタに接続されるバンドパスフィルタと、このバンドパスフィルタの出力に接続された中間周波数増幅回路と、この中間周波数増幅回路の出力が一方の入力に接続された位相比較回路と、この位相比較回路の出力に接続された直流増幅回路と、この直流増幅回路の出力に接続されたループフィルタと、このループフィルタの出力に接続された出力端子と、前記ループフィルタと前記位相比較回路の他方の入力との間に接続された電圧制御発振回路で構成された請求項1あるいは請求項2記載の高周波装置。

【請求項10】 第1の基板部は、高周波信号の入力端

2

子と、この入力端子に接続された広帯域増幅回路と、この広帯域増幅回路の出力に一方の入力が接続された混合回路と、この混合回路の出力に接続された中間周波数増幅回路と、この中間周波数増幅回路の出力に接続された出力コネクタと、制御信号入力端子に接続されたPLL回路と、このPLL回路に接続された発振回路と、この発振回路の出力が前記混合回路の他方の入力に接続されるとともに、前記第2の基板部は、前記出力コネクタに接続されるバンドパスフィルタと、このバンドパスフィルタの出力に接続された中間周波数増幅回路と、この中間周波数増幅回路の出力が一方の入力に接続された第1の位相比較回路及び第2の位相比較回路と、この第1の位相比較回路の出力に接続されたデジタル復調回路と、このデジタル復調回路の出力に接続された出力端子と、前記デジタル復調回路に接続された電圧制御発振回路と、この電圧制御発振回路の出力に接続された位相変移回路と、この位相変移回路の出力は前記第1の位相比較回路の他方の入力に接続されるとともに、前記電圧制御発振回路の出力は前記第2の位相比較回路の他方の入力に接続された請求項1あるいは請求項2記載の高周波装置。

【請求項11】 入力された高周波信号を選局してFM復調する第1の基板部と、このFM復調された信号をデジタル信号に復調する第2の基板部とを備えた請求項1あるいは請求項2記載の高周波装置。

【請求項12】 入力された地上波を受信して選局する第1の基板部と、この選局された信号を復調する第2の基板部とを備えた請求項1あるいは請求項2記載の高周波装置。

【請求項13】 第1の基板部と第2の基板部とはともに入力された高周波信号を選局した後、その信号を復調する請求項1あるいは請求項2記載の高周波装置。

【請求項14】 第1の基板部と第2の基板部とはともに入力された信号を変調した後、その信号を高周波信号に変換する請求項1あるいは請求項2記載の高周波装置。

【請求項15】 第1の基板部に送信装置を実装するとともに、第2の基板部に受信装置を実装した請求項1あるいは請求項2記載の高周波装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、高周波信号を処理する複数の独立した回路機能を有する高周波装置に関するものである。

【0002】

【従来の技術】従来、複数の回路機能を有する高周波装置は、一枚のプリント基板上に各々独立した回路機能であるチューナ部と復調部とを形成し、これを一つの金属製の筐体内に実装していた。なお、これに類する技術として例えば、USP4,689,825号公報がある。

3

しかし、一つの筐体内に異なる回路機能を有する基板部を集約してしまうと、仕向地等によってチューナ部或いは復調部のいずれかの仕様が異なる度に、それに対応する高周波装置を用意しなければならず、その管理等は大変なものであった。

【0003】そこで、各々独立した基板毎に一つの独立した金属製の筐体に実装し、それを必要に応じて筐体側面側で連結することにより実質的に多品種に対応することも行われていた。この場合、第1の基板部の出力を第2の基板部の入力に能率よく供給するため各基板は一直線上に配列されていた。なお、これに類する技術として例えば特開平6-284024号公報がある。

【0004】

【発明が解決しようとする課題】しかしながらこのような従来の構成では一方向にのみ長くなる構成となり、この高周波装置が載置される親基板の外形状や設計自由度に大きな制約を課するものであった。

【0005】本発明はこのような問題点を解決するもので、親基板の設計自由度を大きくするとともに小型化された高周波装置を提供することを目的としたものである。

【0006】

【課題を解決するための手段】この目的を達成するために本発明の高周波装置は、略同一寸法を有するとともに各々独立した機能を有する第1の基板部と第2の基板部とを金属製の筐体内に略平行に設け、前記第1の基板部と前記第2の基板部は各々独立した入出力端子を有するとともに、前記第1の基板部の前記第2の基板部側と対向する対向面側はアースパターンとした構成としたものである。

【0007】

【作用】この構成により、略同一の外形状をしている第1の基板部と第2の基板部とが略平行に装着されているので、小型化されるとともに親基板へ装着時の長さ方向は小さくなり、親基板の設計自由度を増すことができる。

【0008】また、第1の基板部と第2の基板部との間にはアースパターンが設けられているので、お互いの電氣的な影響をなくすることができる。

【0009】

【実施例】

(実施例1) 以下本発明の一実施例について、図面を参照しながら説明する。図1は本発明の第1の実施例における高周波装置の斜視図である。また図2は、その高周波装置の側面図である。

【0010】図1および図2において、本発明の高周波装置は、第1の基板部101と、向かい合わせて成る第2の基板部102を包含する一体化された金属製の筐体103と、各々の基板部に接続される入出力端子104および105とコネクタ106および同軸コネクタ10

4

7とで構成されている。この第1の基板部101と第2の基板部102とは略同一寸法であるとともにそれぞれ独立した機能を有している。第1の基板部101は一方の面のプリントパターン部に回路ブロック108および109を載置し他方の面のプリントパターン部を主にアース面114とし、第2の基板部102は一方の面のプリントパターン部に回路ブロック112および113を載置し他方の面のプリントパターン部に回路ブロック110および111を載置している。さらに、第1の基板部のアース面114と第2の基板部の回路ブロック110および111の載置面とは対向させ、また第1の基板部101と第2の基板部102とは略平行に配置されているので、第1の基板部101のアース面114のシールド効果により第1の基板部101と第2の基板部102との互いの電氣的影響をなくすることができる。また高周波装置の小型化が実現できるものであり、親基板に実装するに際しては親基板の設計自由度が増す。

【0011】この時、第1の基板部101と、第2の基板部102のそれぞれの基板の大きさが等しい必要はなく、第1の基板部101および第2の基板部102全体として略等しい外形状であることが重要である。

【0012】また、第2の基板部102の両面ともにプリントパターン部を有した場合を説明したが、第2の基板部102が片面のみプリントパターン部を有する時、つまり回路ブロック110および111が載置されないか、または回路ブロック112および113が載置されない時も、第1の基板部101のアース面114によるシールド効果は同じである。

【0013】ここで、106は接続コネクタであり、第1の基板部101と第2の基板部102とを基板上で連結するものである。このコネクタ106は第1の基板部101と第2の基板部102の対応した位置であればどこにでも植設することができる。したがって、基板の設計自由度が増すとともに高周波的に望ましい位置で信号を授受することができる。

【0014】また、107は同軸コネクタであり、筐体103の内部の第2の基板部102と筐体103の外部の回路とを接続する端子である。104は筐体103内部の第1の基板部101と筐体103外部の基板とを接続する端子である。105は筐体103の内部の第2の基板部102と筐体103の外部の基板とを接続する端子である。一方、106は筐体103の内部の第1の基板部101と、筐体103の内部の第2の基板部102とを接続するコネクタである。

【0015】さらに、第1の基板部101と第2の基板部102はそれぞれ独立した機能を有するとともに、電氣的にはコネクタ106を介して接続されており、コネクタ106を分離することでそれぞれ単独で独立して使用することもできる。

【0016】(実施例2) 図3は、衛星放送受信機用高

5

周波装置の一実施例のブロック図である。図3において、第1の基板部320では高周波信号を選局したのちFM復調し、第2の基板部321ではこのFM復調された信号をデジタル復調する。高周波入力端子301と302は、高周波切り替え用のスイッチ303に接続されている。このスイッチ303は入力端子313より入力された切り替え信号により、高周波入力端子301あるいは高周波入力端子302のいずれかの高周波信号が選択され、混合回路(以下、MIXという)304に接続されている。314は選局PLL回路306の制御信号入力端子であり、このPLL回路306で発振回路305を制御して、MIX304から固定のIF信号を得るための発振周波数が得られるように動作する。MIX304はスイッチ303からの入力信号と発振回路305からの発振信号の差の周波数のIF信号を出力する。MIX304から出力されたIF信号は、バンドパスフィルタ(以下、BPFという)307を介して、必要な帯域のみが選択され、FM復調回路308に入力される。FM復調回路308で復調された信号はコネクタ316を介して、第2の基板部321に接続される。一方、FM復調回路308からはAFC制御信号が出力端子315を介して外部回路へ出力される。

【0017】第1の基板部320のコネクタ316から出力されたIF信号は分岐され、一方のIF信号はビデオ回路309に入力される。そしてこのビデオ回路309でディエンファシス、ディスペーサル信号除去・増幅等がなされ、出力端子317を介して外部回路へ出力される。他方のIF信号は、QPSK復調回路310に入力され、ビットストリーム出力信号を得る。このビットストリーム信号は、PCM復調回路311に入力される。このPCM復調回路311でPCM復調、エラー訂正、音声信号とデータ信号の分離がなされる。そして音声信号は、D/Aコンバータ312に入力され、アナログの音声信号として、出力端子318を介して外部回路へ出力される。また、データ信号は、出力端子319を介して外部回路へ出力される。

【0018】(実施例3)図4は、図1の高周波装置から第2の基板部102および第2の基板部102に備えられていた入出力端子105を取りはずした高周波装置の斜視図である。このように図4の高周波装置は第1の基板部101単独で独立して使用できる。

【0019】なお、この筐体103内には第2の基板部102を単独で実装してもよい。このことにより、部品の標準化・共用化等を図ることができる。

【0020】(実施例4)図5は、第1の基板部101を包含する金属製の第1の筐体501と、第2の基板部102を包含する金属製の第2の筐体502の接続をする前の状態の斜視図である。図6は、図5の側面図である。

【0021】図5、図6において、第1の筐体501と

6

第2の筐体502との一方の辺(第1の基板部101と、第2の基板部102が実装された基板と平行の面)の連結面には、第2の筐体502側に延在部503が設けられ、この延在部503には角孔504が設けられている。また他方の辺の連結面には弾性を有する延在部506が設けられている。一方、第1の筐体501の連結面には、延在部505が設けられている。この延在部505は第2の筐体502の延在部503に設けられた角孔504に嵌合する。また、第1の筐体501の連結面に設けられた凹部507は、第2の筐体502の延在部506と圧着嵌合するように第1の筐体501を囲まして形成している。この延在部503と505、または延在部506と凹部507の連結により連結部を形成している。なお、この連結部は筐体の連結後、延在部505を折りまげることにより、より確実に連結することもできる。また、前記折りまげ部をハンダ付けしてもよい。もちろん延在部506と凹部507の連結部もハンダ付けをしてもよい。

【0022】この第1の基板部101の一方の面のプリントパターン部に回路ブロック512、513を載置し他方の面のプリントパターン部を主にアース面114としている。次に第2の基板部102は一方の面のプリントパターン部に回路ブロック510および511を載置し他方の面のプリントパターン部に回路ブロック508および509を載置している。そして、第1の基板部のアース面114と第2の基板部の回路ブロック510および511の載置面とは対向させ、さらに第1の筐体501と第2の筐体502とを結合する。

【0023】以上によって、第1の基板部101のアース面114のシールド効果により第1の基板部101と第2の基板部102との互いの電氣的影響をなくすることができる。

【0024】また、第2の基板部102が両面ともにプリントパターン部を有した場合を説明したが、第2の基板部102が片面のみプリントパターン部を有する時、つまり回路ブロック510および511が載置されないかまたは回路ブロック508および509が載置されない時も、第1の基板部101のアース面114によるシールド効果は同じである。

【0025】以上の構成により、第1の基板部101と第2の基板部102とは、それぞれ別体の第1の筐体501と第2の筐体502内に実装されているので、管理が容易となる。

【0026】(実施例5)図7は、同軸コネクタ701の心線部を、第1の基板部101に取付部704にて接続し、また同軸コネクタ702の心線部を、第2の基板部102に取付部703にて接続する。第1の基板部101は一方の面のプリントパターン部に回路ブロック708および709を載置し他方の面のプリントパターン部を主にアース面114とし、第2の基板部102は片

7

面のプリントパターン部に回路ブロック 707 および 710 を載置し他方の面のプリントパターン部に回路ブロック 705, 706 を載置する。

【0027】さらに、第1の基板部101のアース面114と第2の基板部102の回路ブロック707および710の載置面とは対向させ、かつ第1の基板部101と第2の基板部102とは、金属製の筐体103内に略平行に配置されているので、第1の基板部101のアース面114のシールド効果により第1の基板部101と第2の基板部102との互いの電氣的影響をなくすることができ

【0028】また、第2の基板部102が両面ともにプリントパターン部を有した場合を説明したが、第2の基板部102が一方の面のみプリントパターン部を有する時、つまり回路ブロック707および710が載置されないかまたは回路ブロック705および706が載置されない時も、第1の基板部101のアース面114によるシールド効果は同じである。

【0029】この時、同軸コネクタ702は、第1の基板部101と接続されてもよいし、また、同軸コネクタ701は、第2の基板部102と接続されてもよい。ここで取付部703および704はハンダ付けしている。

【0030】このように、第1の基板部101あるいは第2の基板部102から同軸コネクタ701, 702で外部との信号接続ができる。また、筐体103の一方の側面に設けた同軸コネクタ701と他方の側面に設けた同軸コネクタ702の中心線を合わせることにより、筐体103の厚み方向を略同軸コネクタの直径まで小さくすることができる。

【0031】(実施例6) 図8は、同軸コネクタ801の心線部を、第2の基板部102に設けられた貫通孔802を貫通して、第1の基板部101に取付部803にて接続する。このとき同軸コネクタ801の心線部は貫通孔802にて第2の基板部102と絶縁されてもよいし、ハンダ付けにより接続されてもよい。さらに、第1の基板部101は一方の面のプリントパターン部に回路ブロック807, 808を載置し他方の面のプリントパターン部を主にアース面114とし、第2の基板部102は一方の面のプリントパターン部に回路ブロック806, 809を載置し、他方の面のプリントパターン部に回路ブロック804, 805を載置する。

【0032】さらに、第1の基板部101のアース面114と第2の基板部102の回路ブロック806および809の載置面とは対向させ、かつ第1の基板部101と第2の基板部102とは、金属製の筐体103内に略平行に配置されているので、第1の基板部101のアース面114のシールド効果により第1の基板部101と第2の基板部102との互いの電氣的影響をなくすることができる。

【0033】このとき、第2の基板部102が両面とも

8

にプリントパターン部を有した場合を説明したが、第2の基板部102が片面のみプリントパターン部を有する時、つまり回路ブロック806および809が載置されないかまたは回路ブロック804および805が載置されない時も、第1の基板部101のアース面114によるシールド効果は同じである。

【0034】このようにすれば、一方の水平面(基板と平行な面)に複数の同軸コネクタを集めることができる。しかも、この一方向に設けた同軸コネクタと第1の基板部101、第2の基板部102への接続が容易に可能となる。

【0035】(実施例7) 図9は、衛星放送受信機用高周波装置のブロック図である。図9において916は衛星放送からの信号を受信するダウンコンバータが実装された第1の基板部であり、917はこのダウンコンバータからの信号を復調するFM復調部が実装された第2の基板部である。901は高周波入力端子であり、広帯域増幅回路902に接続されている。この広帯域増幅回路902の出力はMIX903に接続される。915は選局PLL回路905の制御信号入力端子であり、発振回路904を制御して、MIX903から固定の出力IF信号を得るための発振周波数が得られるように動作する。MIX903は広帯域増幅回路902からの入力信号と発振回路904からの発振信号の差の周波数のIF信号を出力する。MIX903から出力されたIF信号は、IF増幅回路906を介して、コネクタ907に接続される。そしてこのIF信号は第2の基板部917に向かって出力される。

【0036】第1の基板部916のコネクタ907から出力されたIF信号は、第2の基板部917のBPF908にて必要な帯域のみが選択され、IF増幅回路909を介して位相比較回路910の一方の入力に入力される。電圧制御発振回路913からの発振信号が位相比較回路910の他方の入力に入力され、位相比較回路910はIF増幅回路909からの入力信号と電圧制御発振回路913からの発振信号の位相差信号を出力する。電圧制御発振回路913からの発振信号の位相差信号は直流増幅回路911を介してループフィルタ912に入力され、必要な帯域を選択されたのち出力端子914より出力される。また、ループフィルタ912の出力は電圧制御発振回路913の制御信号として発振位相を制御する。そして、位相比較回路910からの位相差信号が最小になるように、位相比較回路910と直流増幅回路911とループフィルタ912と電圧制御発振回路913の閉ループが動作する。この動作により、出力端子914からの出力は位相比較回路910に入力された周波数変調信号を復調した出力になる。

【0037】そして、第1の実施例と同様に第1の基板部916と第2の基板部917は電氣的にはコネクタ907を介して接続されており、コネクタ907を分離す

9

ることそれぞれ単独でチューナー部および復調部として独立に使用することができる。

【0038】(実施例8)図10は、デジタル放送受信機用高周波装置のブロック図である。図10において、1018は入力されたデジタル放送波を選局する第1の基板部であり、1017はその選局された信号をデジタル復調する第2の基板部である。1001は高周波入力端子であり、広帯域増幅回路1002に接続されている。この広帯域増幅回路1002の出力はMIX1003に接続される。1016は選局PLL回路1005の制御信号入力端子であり、発振回路1004を制御して、MIX1003から固定のIF信号を得るための発振周波数が得られるように動作する。MIX1003は広帯域増幅回路1002からの入力信号と発振回路1004からの発振信号の差の周波数のIF信号を出力する。MIX1003から出力されたIF信号は、IF増幅回路1006、コネクタ1007を介して第2の基板部1017に接続される。

【0039】第1の基板部1018のコネクタ1007から第2の基板部1017へ出力されたIF信号は、第2の基板部1017のBPF1008にて必要な帯域のみが選択され、IF増幅回路1009を介して第1の位相比較回路1010と第2の位相比較回路1011の一方の入力にそれぞれ入力される。デジタル復調回路1014からの制御信号にて位相制御された電圧制御発振回路1013からの出力が位相変移回路1012を介して、90°移相変移されて位相比較回路1010の他方の入力に入力される。第1の位相比較回路1010はIF増幅回路1009からのIF信号出力と位相変移回路1012からの発振出力との位相誤差信号を出力し、クワドラフェーズ信号(Q信号)としてデジタル復調回路1014に接続される。電圧制御発振回路1013からの出力はさらに第2の位相比較回路1011の他方の入力に入力される。第2の位相比較回路1011はIF増幅回路1009からのIF信号出力と電圧制御発振回路1013からの発振出力との位相誤差信号を出力し、インフェーズ信号(I信号)としてデジタル復調回路1014に接続される。デジタル復調回路1014からデジタル復調信号が出力端子1015を介して出力される。さらに、デジタル復調回路1014から電圧制御発振回路1013の制御信号が出力される。

【0040】そして、実施例1と同様に第1の基板部1018と第2の基板部1017は電気的にはコネクタ1007を介して接続されており、コネクタ1007を分離することでそれぞれ単独で独立して使用することもできる。

【0041】(実施例9)図11は、地上波放送受信機用高周波装置のブロック図である。図11において、1121は地上波を受信して選局する第1の基板部であり、1122はこの選局された信号を復調する第2の基

10

板部である。1101は高周波入力端子であり、VHFとUHFの分配回路1102に接続されている。この分配回路1102の第1の出力はVHFの増幅回路1103を介してVHFのMIX1105に接続される。分配回路1102の第2の出力はUHFの増幅回路1104を介してUHFのMIX1106に接続される。1110は選局PLL回路1109の制御信号入力端子であり、VHF発振回路1107とUHF発振回路1108を制御して、VHFのMIX1105とUHFのMIX1106からそれぞれ固定のIF信号を得るための発振周波数が得られるように動作する。ここで、UHFのMIX1106のIF出力はVHFのMIX1105に入力され、このときにVHFのMIX1105はIF増幅回路として動作する。VHFのMIX1105の出力はIF増幅回路1111で増幅された後、コネクタ1112を介して第2の基板部1122に接続される。

【0042】第1の基板部1121のコネクタ1112から第2の基板部1122へ入力されたIF信号は、第1のBPF1113にて映像信号の復調に必要な帯域のみが選択され、第1のIF増幅回路1114を介して映像の復調回路1115に接続される。映像の復調回路1115から映像信号の復調出力が出力端子1116を介して出力される。コネクタ1112から入力されたIF信号はさらに第2のBPF1117を通った後、第2のIF増幅回路1118で増幅されて音声の復調回路1119に接続される。音声の復調回路1119から音声の復調出力が出力端子1120を介して出力される。

【0043】そして、実施例1と同様に第1の基板部1121と第2の基板部1122は電気的にはコネクタ1112を介して接続されており、コネクタ1112を分離することでそれぞれ単独で独立して使用することもできる。

【0044】(実施例10)図12は、高周波フロントエンドのブロック図である。図12において、1207は第1の基板部であり、1214は第2の基板部である。第1の基板部1207と第2の基板部1214は共に高周波信号を受信して選局した後、復調する高周波装置であり、例えばテレビ番組の受像と裏番組の録画とを同時に行うことができるものである。次に各基板部の詳細を説明する。1201は第1の高周波入力端子であり、第1のMIX回路1202に接続されている。1204は第1の選局PLL回路1203の制御信号入力端子であり、第1のMIX回路1202から固定のIF信号を得るための周波数制御を行う。第1のMIX回路1202からの出力は第1の復調回路1205に接続される。第1の復調回路1205にて復調された信号は第1の出力端子1206を介して出力される。

【0045】1208は第2の高周波入力端子であり、第2のMIX回路1209に接続されている。1211は第2の選局PLL回路1210の制御信号入力端子で

あり、第2のMIX回路1209から固定のIF信号を得るための周波数制御を行う。第2のMIX回路1209からの出力は第2の復調回路1212に接続される。第2の復調回路1212にて復調された信号は第2の出力端子1213を介して出力される。

【0046】(実施例11)図13は、高周波フロントエンドのブロック図である。第1の基板部1307と第2の基板部1314は共に、入力信号を変調して高周波信号に変換する高周波装置である。図13において、第1の基板部1307の第1の入力端子1306を介して入力された信号は第1の変調回路1305にて変調され、第1のMIX回路1302に接続される。1304は第1の選局PLL回路1303の制御信号入力端子であり、第1のMIX回路1302から固定のRF信号を得るための周波数制御を行う。第1のMIX回路1302の出力は第1の高周波出力端子1301を介して出力される。

【0047】第2の基板部1314の第2の入力端子1313を介して入力された信号は第2の変調回路1312にて変調され、第2のMIX回路1309に接続される。1311は第2の選局PLL回路1310の制御信号入力端子であり、第2のMIX回路1309から固定のRF信号を得るための周波数制御を行う。第2のMIX回路1309の出力は第2の高周波出力端子1308を介して出力される。

【0048】なお、実施例10に示す受信装置の第1の基板部1207または第2の基板部1214のいずれかと実施例11に示す送信装置の第1の基板部1307または第2の基板部1314のいずれかとが組み合わせられる場合もある。

【0049】以上の実施例では、第1の基板部101の一方の面に回路ブロックを載置し、他方の面を主にアース面114とし、第2の基板部102の両面に回路ブロックを載置し、第1の基板部101のアース面114と第2の基板部102とは対向させて、第1、第2の基板部101と102との互いの電氣的影響をなくすることができる。また高周波装置の小型化が実現できるものである。

【0050】この時、第1の基板部101の両面に回路ブロックを載置し、第2の基板部102の一方の面に回路ブロックを載置し、他方の面を主にアース面114とし、第1の基板部101と第2の基板部102のアース面114とを対向させて、第1、第2の基板部101と102との互いの電氣的影響をなくすることができる。

【0051】さらに、第1の基板部101の一方の面に回路ブロックを載置し、他方の面を主にアース面とするとともに第2の基板部102の一方の面に回路ブロックを載置し、他方の面を主にアース面とし、第1の基板部101のアース面114と第2の基板部102のアース面とを対向させて用いると、ふたつのアース面のシール

ド効果により第1、第2の基板部101と102との互いの電氣的影響をさらになくすることができる。

【0052】

【発明の効果】以上のように、本発明の高周波装置は、略同一寸法を有するとともに各々独立した機能を有する第1の基板部と第2の基板部とを金属製の筐体内に略平行に設け、前記第1の基板部と前記第2の基板部は各々独立した入出力端子を有するとともに、前記第1の基板部の前記第2の基板部側と対向する対向面側はアースパターンとした構成としたものである。従って、略同一の外形寸法をしている第1の基板部と第2の基板部とが略平行に装着されているので、小型化されるとともに親基板へ装着時の長さ方向は小さくなり、親基板の設計自由度を増すことができる。

【0053】また、第1の基板部と第2の基板部との間にはアースパターンが設けられているので、お互いの電氣的な影響をなくすることができる。

【0054】更に、第1の基板部と、第2の基板部の組み合わせは任意であるので小品種で、しかも多種の機能が実現でき、設計、生産、管理は必要最小限の個別機能基板部の品種で良い。

【0055】更にまた、第1の基板部と、第2の基板部は独立した機能毎に一体化されているので、組み合わせの調整後の管理も容易になる。

【0056】また、別体化して単体で提供することも可能である。

【図面の簡単な説明】

【図1】本発明の第1の実施例による高周波装置の斜視図

【図2】同、第1の実施例による高周波装置の側面図

【図3】同、第2の実施例における衛星放送受信機用高周波装置のブロック図

【図4】同、第3の実施例における第1の基板部のみを装着した高周波装置の斜視図

【図5】同、第4の実施例における分離状態の高周波装置の斜視図

【図6】同、第4の実施例における分離状態の高周波装置の側面図

【図7】同、第5の実施例における高周波装置の側面図

【図8】同、第6の実施例における高周波装置の側面図

【図9】同、第7の実施例における衛星放送受信機用高周波装置のブロック図

【図10】同、第8の実施例におけるデジタル放送受信機用高周波装置のブロック図

【図11】同、第9の実施例における地上波放送受信機用高周波装置のブロック図

【図12】同、第10の実施例における高周波フロントエンドのブロック図

【図13】同、第11の実施例における高周波フロントエンドのブロック図

10

20

30

40

50



13

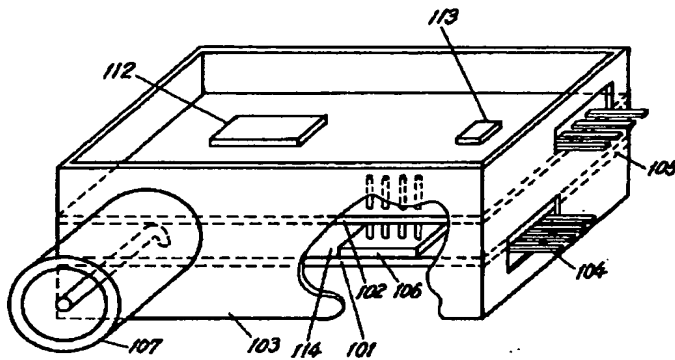
【符号の説明】

- 101 第1の基板部
- 102 第2の基板部
- 103 筐体
- 104 入出力端子
- 105 入出力端子
- 106 コネクタ
- 107 同軸コネクタ

- \*108 回路ブロック
- 109 回路ブロック
- 110 回路ブロック
- 111 回路ブロック
- 112 回路ブロック
- 113 回路ブロック
- 114 アース面

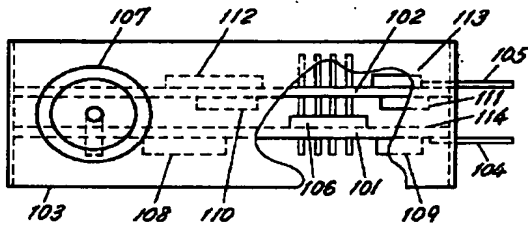
\*

【図1】

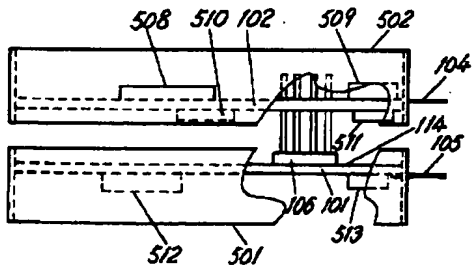


- 101 第1の基板部
- 102 第2の基板部
- 103 筐体
- 104, 105 入出力端子
- 106 コネクタ
- 107 同軸コネクタ
- 112, 113 回路ブロック
- 114 アース面

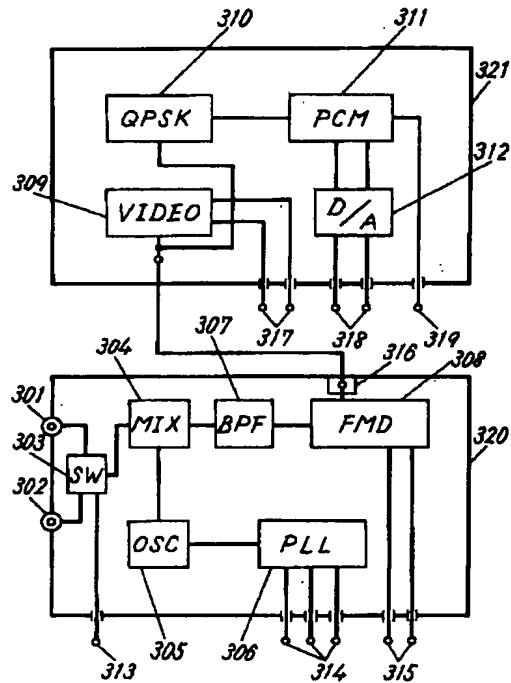
【図2】



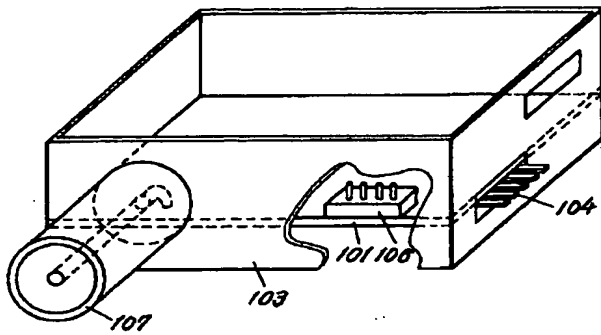
【図6】



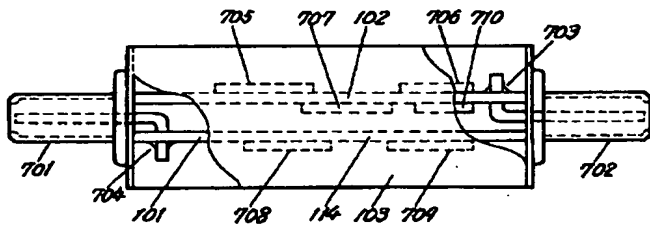
【図3】



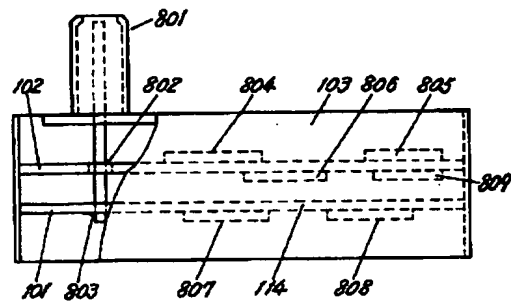
【図4】



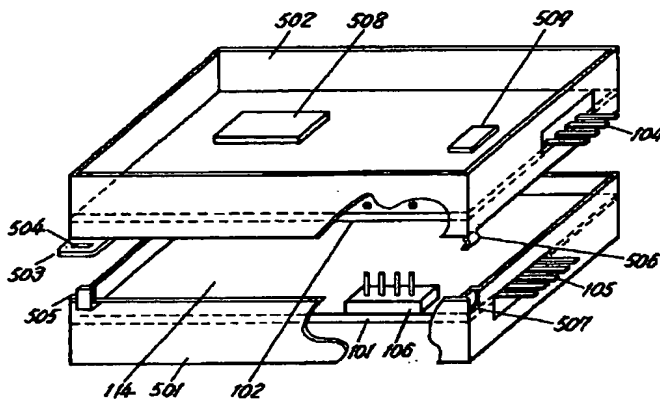
【図7】



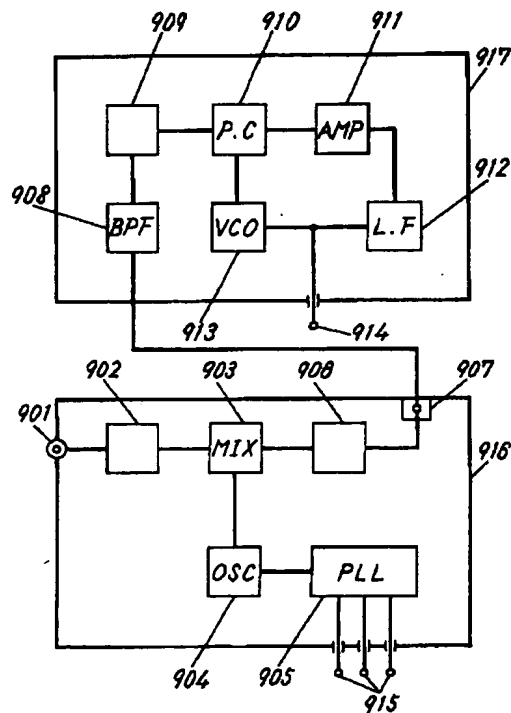
【図8】



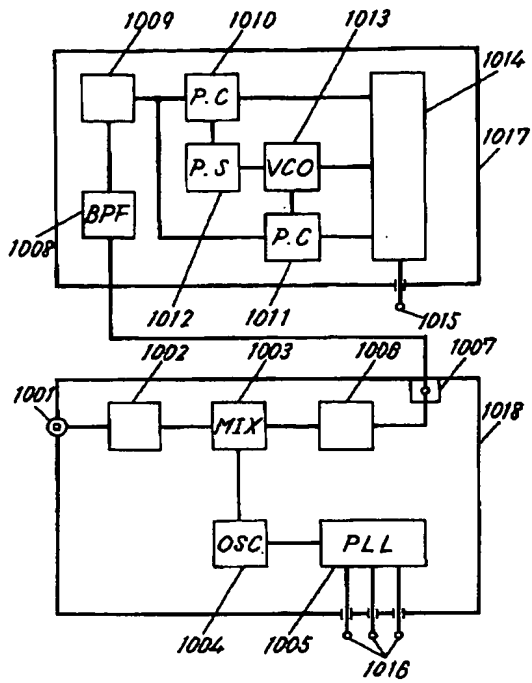
【図5】



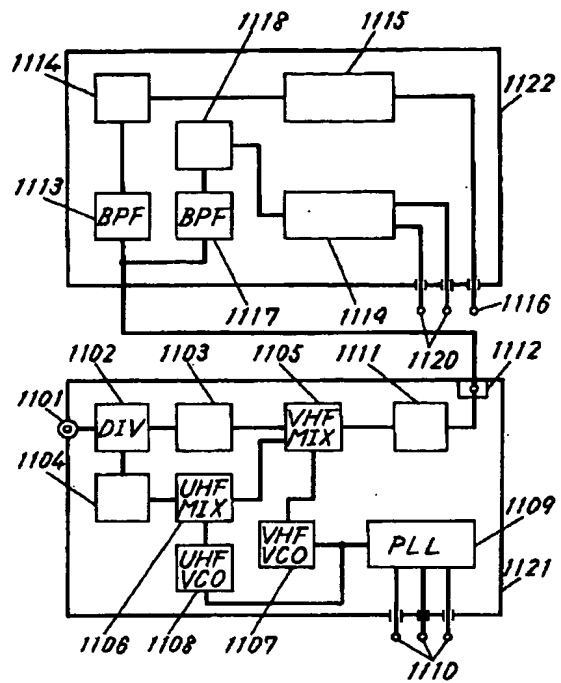
【図9】



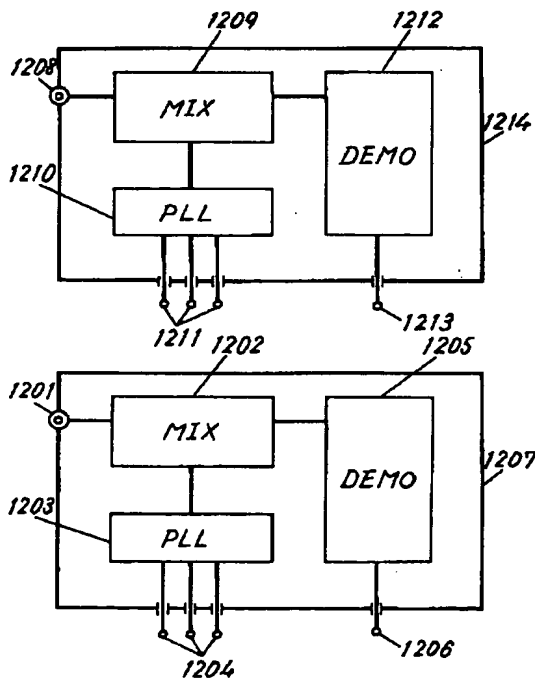
【図10】



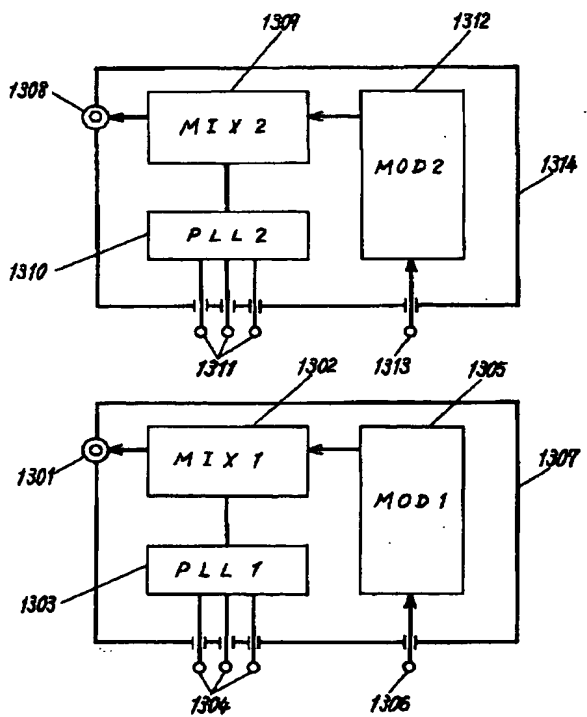
【図11】



【図12】



【図13】



フロントページの続き

(72)発明者 平野 安博  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内